

## Тема 6

### **Блок центрального процессора. Буферирование шин** **Теория**

Микропроцессор КР580ВМ80 изготовлен по nМОП-технологии и его выводы имеют малую нагрузочную способность. Непосредственно к ним можно подключить не более одной интегральной схемы. Для поддержки и усиления сигналов данного МП необходимо буферировать шины – пропускать сигналы шин адреса, данных и управления через специальные интегральные схемы – буферы. В учебном стенде в роли таких буферов выступают БИС шинных формирователей К589АП16 (таблица 1). Подробно с работой микросхемы К589АП16 можно ознакомиться в справочнике [1, стр. 304-305].

Таблица 1

Таблица истинности шинного формирователя К589АП16

| $\overline{CS}$ | BS | Направление передачи информации | В третьем состоянии |
|-----------------|----|---------------------------------|---------------------|
| 0               | 0  | A→B                             | C                   |
| 0               | 1  | B→C                             | A                   |
| 1               | 0  | Нет передачи                    | A, B, C             |
| 1               | 1  | Нет передачи                    | A, B, C             |

#### **Буферирование шины адреса**

Осуществляется параллельным подключением четырех шинных формирователей (микросхемы D2...D5 на рис. 1). Поскольку шина адреса однонаправленная и информация всегда передается только от МП к остальной части системы, направление передачи задано «жестко» - от канала В к каналу С. При переходе микропроцессора в режим захвата он выставляет сигнал HLDA=1, переводящий каналы шинных формирователей в «третье» состояние. Микропроцессор оказывается отключенным от внешней ША и не мешает работе контроллера прямого доступа к памяти КПДП КР580ВН57 (подробно его работа будет рассматриваться во втором семестре, в дисциплине «Микропроцессоры и микроЭВМ»). По окончании режима захвата КПДП снимает активный уровень сигнала HOLD=1, микропроцессор отвечает сбросом

сом HLDA в ноль. Этот сигнал активизирует передачу информации через шинные формирователи, МП начинает выдачу адреса на ША.

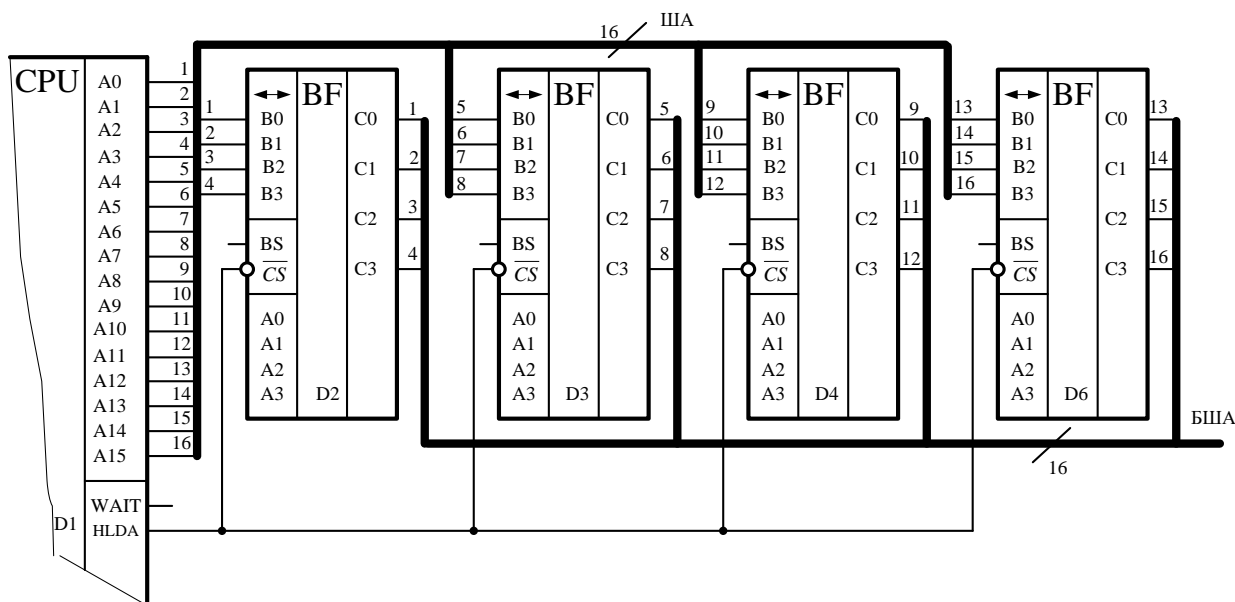


Рис . 1. Буферирование шины адреса на базе шинных формирователей K589AP16

### Буферирование шины данных

Осуществляется параллельным подключением двух шинных формирователей (микросхемы D7 и D8 на рис. 2). Поскольку шина данных двунаправленная, задействуются все три канала шинных формирователей. Направление передачи информации управляется выходным сигналом микропроцессора DBIN. Если DBIN=1, то передача осуществляется от канала А к каналу В. Если DBIN=0, то передача осуществляется от канала В к каналу С. Наличие или отсутствие передачи, как и для буферов шины адреса, контролируется сигналом подтверждения захвата HLDA.

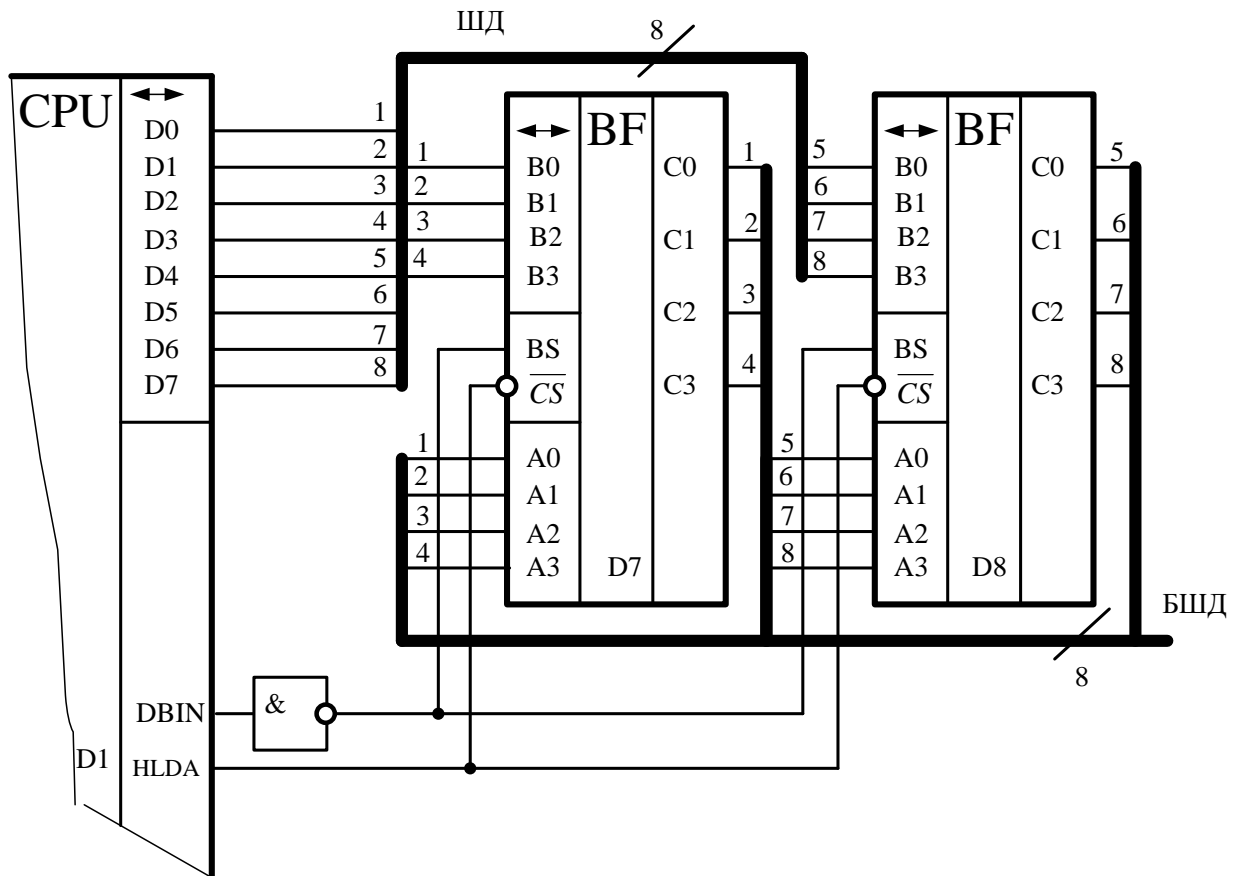


Рис . 2. Буферирование шины данных на базе шинных формирователей К589АП16

### Буферирование шины управления

Осуществляется параллельным подключением одного шинного формирователя (микросхема D9 на рис. 1). Поскольку шина управления, как и шина адреса, однонаправленная и информация всегда передается от МП к остальной части системы, направление передачи задано «жестко» - от канала В к каналу С. При этом данный буфер должен работать постоянно, поэтому его вход CS заземлен, т.е. CS=0.

Буферирование ШУ может осуществляться с помощью системного контроллера КР580ВК28 [2, с. 73-75].

Схема буферирования всех шин представлена в учебном пособии [3, стр. 8-9].

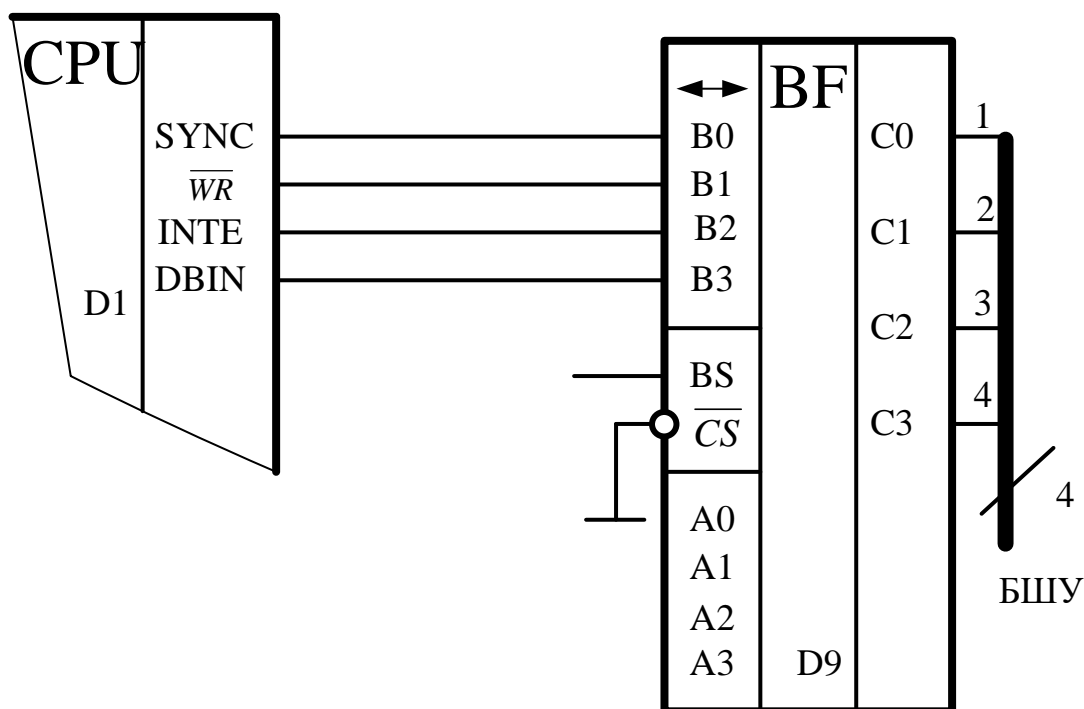


Рис . 3. Буферирование шины управления на базе шинных формирователей К589АП16

### Литература

1. [Микропроцессоры и микропроцессорные комплекты интегральных микросхем: Справочник. В 2 т./В.-Б. Абрайтис, Н.Н.Аверьянов, А.И. Белоус и др.; под ред. В.А. Шахнова. – М.: Радио и связь, 1988. – Т.1. – 368 с.: ил.](#)
2. Пличко Н.П. Аппаратные средства реализации интерфейсных схем МПК КР580. Лабораторный практикум. Часть 1/ЛГТУ, Липецк, 1997, 80 с.
3. Пличко Н.П., Иванова И.В. Лабораторный практикум по курсу «Моделирование и микропроцессорное управление электроприводами». Часть 1/Липецкий политехнический институт. – Липецк, 1993. – 80 с.