

	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	
0	NOP	LXI B, D16	STX E	INX B	INR B	DCR B	MVI B,D8	RLC	-	DAD B	LDAX B	DCX B	INR C	DCR C	MVI C,D8	RRC	0
1	-	LXI D, D16	STX D	INX D	INR D	DCR D	MVI D,D8	RAL	-	DAD D	LDAX D	DCX D	INR E	DCR E	MVI E,D8	RAR	1
2	-	LXI H, D16	SHLD A16	INX H	INR H	DCR H	MVI H,D8	DAA	-	DAD H	LHLD A16	DCX H	INR L	DCR L	MVI L,D8	CMA	2
3	-	LXI SP, D16	STA A16	INX SP	INR M	DCR M	MVI M,D8	STC	-	DAD M	LDA A16	DCX SP	INR A	DCR A	MVI A,D8	CMC	3
4	MOV B, B	MOV B, C	MOV B, D	MOV B, E	MOV B, H	MOV B, L	MOV B, M	MOV B, A	MOV C, B	MOV C, C	MOV C, D	MOV C, E	MOV C, H	MOV C, L	MOV C, M	MOV C, A	4
5	MOV D, B	MOV D, C	MOV D, D	MOV D, E	MOV D, H	MOV D, L	MOV D, M	MOV D, A	MOV E, B	MOV E, C	MOV E, D	MOV E, E	MOV E, H	MOV E, L	MOV E, M	MOV E, A	5
6	MOV H, B	MOV H, C	MOV H, D	MOV H, E	MOV H, H	MOV H, L	MOV H, M	MOV H, A	MOV L, B	MOV L, C	MOV L, D	MOV L, E	MOV L, H	MOV L, L	MOV L, M	MOV L, A	6
7	MOV M, B	MOV M, C	MOV M, D	MOV M, E	MOV M, H	MOV M, L	HLT	MOV M, A	MOV A, B	MOV A, C	MOV A, D	MOV A, E	MOV A, H	MOV A, L	MOV A, M	MOV A, A	7
8	ADD B	ADD C	ADD D	ADD E	ADD H	ADD L	ADD M	ADD A	ADC B	ADC C	ADC D	ADC E	ADC H	ADC L	ADC M	ADC A	8
9	SUB B	SUB C	SUB D	SUB E	SUB H	SUB L	SUB M	SUB A	SBB B	SBB C	SBB D	SBB E	SBB H	SBB L	SBB M	SBB A	9
A	ANA B	ANA C	ANA D	ANA E	ANA H	ANA L	ANA M	ANA A	XRA B	XRA C	XRA D	XRA E	XRA H	XRA L	XRA M	XRA A	A
B	ORA B	ORA C	ORA D	ORA E	ORA H	ORA L	ORA M	ORA A	CMP B	CMP C	CMP D	CMP E	CMP H	CMP L	CMP M	CMP A	B
C	RNZ	POP B	JNZ A16	JMP A16	CNZ A16	PUSH B	ADI D8	RST 0	RZ	RET	JZ A16	-	CZ A16	CALL A16	ACI D8	RST 1	C
D	RNC	POP D	JNC A16	OUT A8	CNC A16	PUSH D	SUI D8	RST 2	RC	-	JC A16	IN A8	CC A16	-	SBI D8	RST 3	D
E	RPO	POP H	JPO A16	XTHL	CPO A16	PUSH H	ANI D8	RST 4	RPE	PCHL	JPE A16	XCHG	CPE A16	-	XRI D8	RST 5	E
F	RP	POP PSW	JP A16	DI	CP A16	PUSH PSW	ORI D8	RST 6	RM	SPHL	JM A16	EI	CM A16	-	CPI D8	RST 7	F
	0	1	2	3	4	5	6	7	8	9	A	B	C	D	E	F	

Рис. 2. Место команды сложения содержимого аккумулятора и РОНа D

Переведем этот код в десятичный:

$$82H = 1000\ 0010_2 = 130_{10}.$$

Таким образом, при записи в регистр команд кода 82H выход дешифратора команд с номером 130 запустит на выполнение схему двоичного сложения (тема 2, рис. 3), причем в качестве второго операнда $y_0 \dots y_7$ будет выступать число из регистра D.

Процесс выполнения команды занимает некоторое время – определенное количество машинных циклов (МЦ). В одном МЦ микропроцессор осуществляет либо прием данных, либо их выдачу. Типовые машинные циклы приема и выдачи представлены на рис. 3 и 4.

Общим для любого МЦ, независимо от направления передачи информации, является следующее.

Синхронизация машинных тактов (МТ) осуществляется по переднему фронту последовательности С1, синхронизация действий МП – по переднему фронту последовательности С2. В такте МТ1 по переднему фронту последо-

вательности С2 микропроцессор выставляет сигнал синхронизации на выход SYNC и байт состояния (БС) на шину данных. Это информация для всей остальной системы о том, какие действия будут осуществляться в начавшемся машинном цикле.

Одновременно с БС на ШД, на ША микропроцессор формирует адрес, с которым он будет работать в текущем машинном цикле.

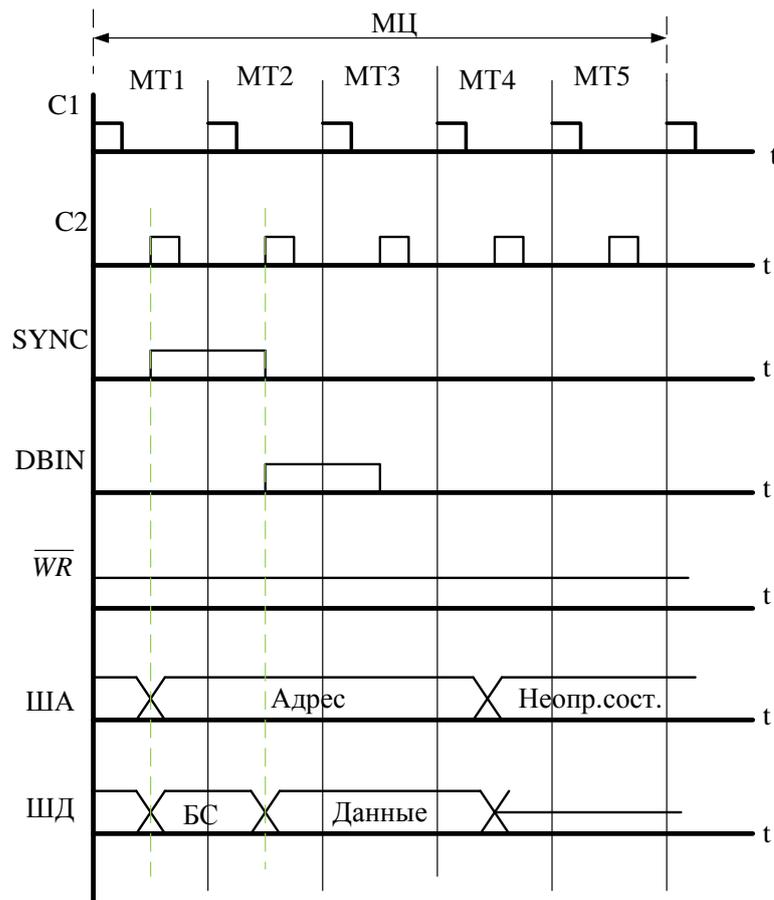


Рис. 3. МЦ приема информации

Далее рассмотрим МЦ приема (рис. 3). Он может содержать от 3 до 5 МТ, в зависимости от конкретной команды. В тактах МТ2-МТ3 микропроцессор формирует на выходе DBIN активный сигнал, равный 1. По этому сигналу осуществляется связь с памятью или внешним устройством, адрес которого выставлен микропроцессором на ША еще в МТ1 и осуществляется прием данных в микропроцессор (либо в аккумулятор, либо в РОН, в зависимости от команды). В такте МТ4 (если он есть) микропроцессор переводит

ШД в третье состояние (отключается от внешних систем) и осуществляет дешифрацию команды (см. выше).

Такт МТ5 необходим в том случае, когда

- 1) для выполнения команды не требуется обращение к памяти или внешнему устройству;
- 2) выполняется команда записи в стек и осуществляется вычисление адреса стековой памяти.

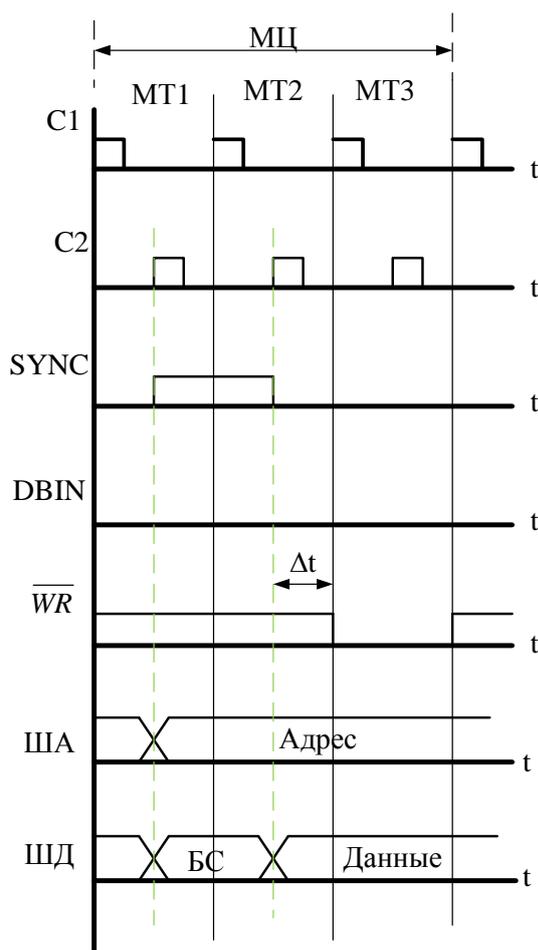


Рис. 4. МЦ выдачи информации

В МЦ выдачи (рис. 4) управляющий сигнал выдачи $\overline{WR}=0$ формируется микропроцессором несколько позже, чем сигнал приема $DBIN=1$ с МЦ приема. Время Δt необходимо для завершения переходных процессов формирования передаваемых данных. \overline{WR} - единственный сигнал, синхронизируемый по переднему фронту импульса последовательности C1. МЦ выдачи (рис. 4) может содержать только 3 машинных такта.