

ЭЛЕМЕНТЫ СИСТЕМ АВТОМАТИКИ

Тема 5

Каскадное соединение дешифраторов

И.В. Музылёва
2013

Правила каскадного соединения дешифраторов

Необходимость каскадного соединения нескольких дешифраторов возникает в том случае, когда разрядность одной ИС оказывается недостаточной для адресации большого количества различных устройств. Например, в нашем распоряжении схемы дешифратора на 2 входа и, соответственно, 4 выхода. А необходимо организовать возможность обращения к 16 цифровым устройствам. Очевидно, что для построения такой схемы понадобятся 4 ИС дешифратора указанной разрядности (выходная часть схемы на рис. 1). Первый из них будет обеспечивать выдачу сигналов $Q_0 \dots Q_3$, второй – $Q_4 \dots Q_7$, третий – $Q_8 \dots Q_{11}$ и последний, четвёртый – $Q_{12} \dots Q_{15}$. Для обеспечения выбора этих 16 выходов необходимы 4 входных сигнала – a_8, a_4, a_2 и a_1 . Два младших из них (a_2 и a_1) подаются на все дешифраторы одновременно. Два старших (a_8 и a_4) подаются на пятый дешифратор, служащий для обеспечения выбора одного из четырёх дешифраторов выходной части схемы.

Принцип работы каскада тот же, что и у отдельно взятого дешифратора – он выдаёт активный сигнал только на одном выходе. Номер этого выхода соответствует двоичному коду, поданному на входные линии. Например, при подаче кода 1110_2 (на рис. 1 показано красным цветом) будет работать только четвёртый дешифратор выходной очереди каскада, на разрешающие входы остальных дешифраторов подаётся логический ноль. Следовательно, на выходах схемы $Q_1 \dots Q_{11}$ будут сформированы логические нули. И только на активном, четвёртом дешифраторе формируется унарный код – на выходе «2» логическая единица соответствующая коду $10_2 = 2_{10}$ на входе этого дешифратора. Таким образом, на выходе каскада Q_{14} будет логическая единица, соответствующая коду $1110_2 = 14_{10}$.

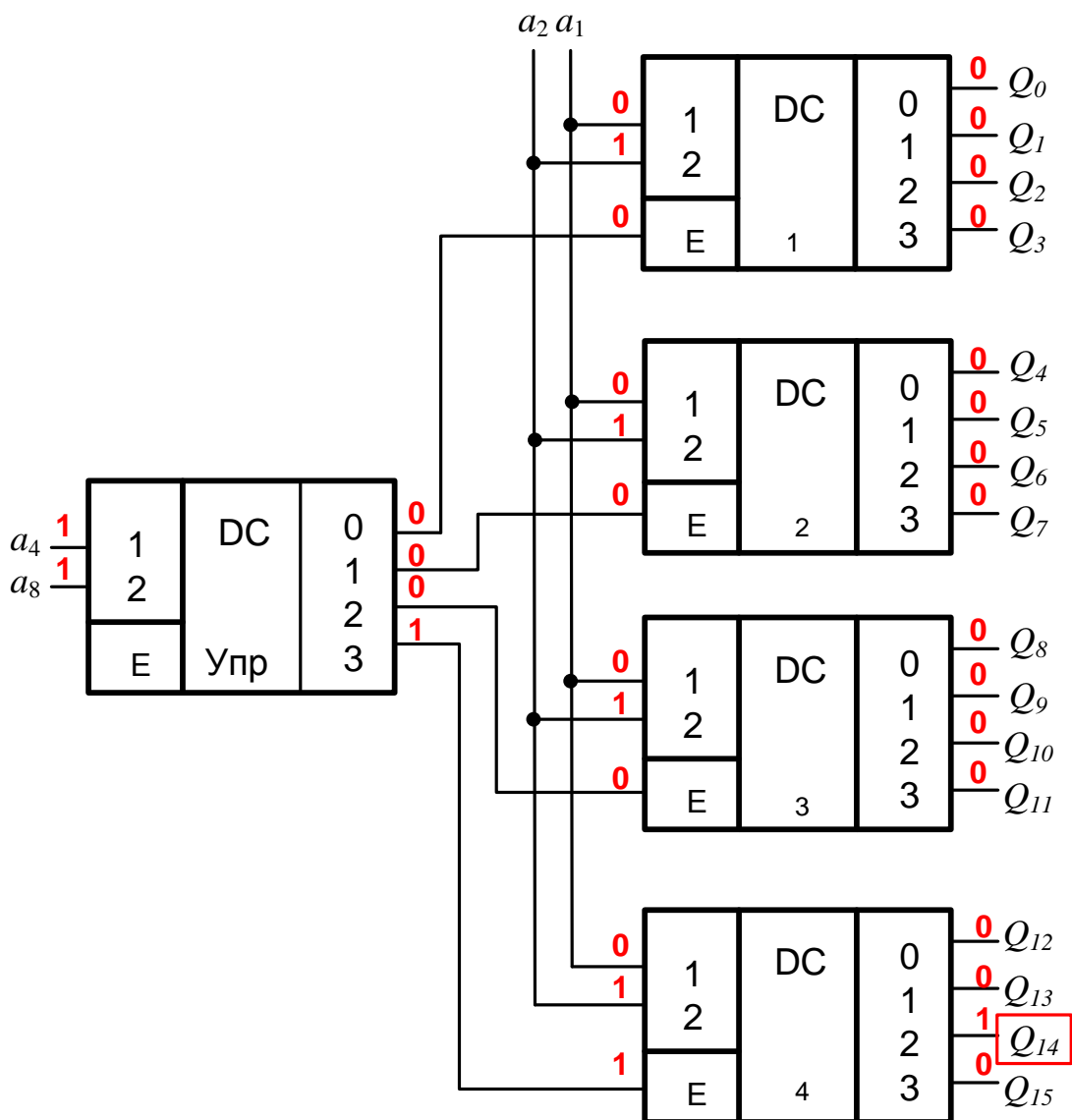


Рис. 1. Каскад дешифраторов на 16 выходов на базе дешифраторов на 2 входа

На рис. 1 каскад построен на одинаковых дешифраторах. Но возможен синтез схем, когда выбирающий дешифратор на входе схемы будет другой разрядности. Рассмотрим каскад также на 16 выходов, но построенный на базе дешифраторов на 3 входа. В этом случае выходная очередь каскада содержит два дешифратора (рис. 2), на входы которых подаются сигналы с трёх младших входных линий a_4 , a_2 и a_1 . Сигнал со старшей линии a_8 подключается к единственной входной линии управляющего дешифратора на входе схемы. Он определяет, какой из двух дешифраторов будет активен. Так, если подан тот же код 1110_2 (показан на рис. 2 красным цветом), что и в предыдущем примере, то выбирается нижний, второй дешифратор. Следовательно, на выходах верхнего

дешифратора (выходы каскада $Q_0...Q_7$ будут логические нули. Активный нижний дешифратор сформирует активный сигнал логической единицы только на одном выходе «б», т.е. на выходе каскада Q_{14} будет логическая единица, соответствующая входному коду $1110_2=14_{10}$.

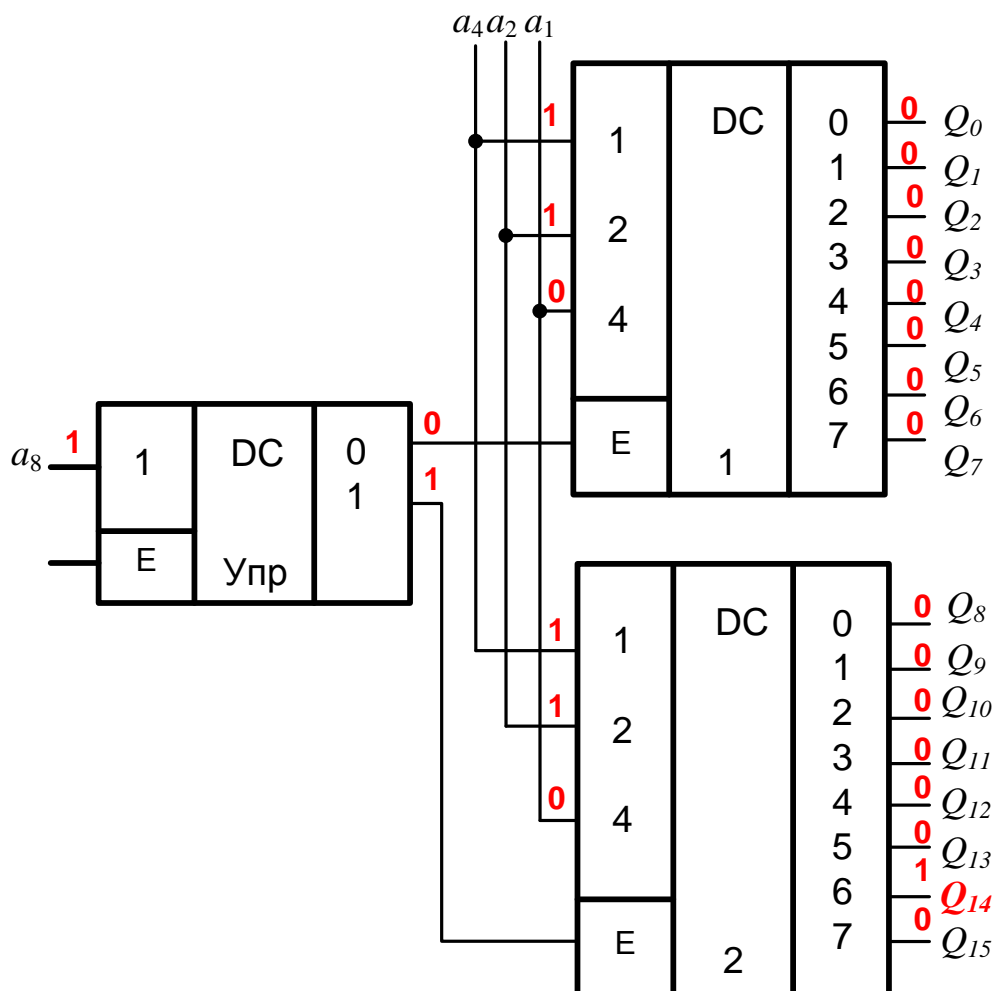


Рис. 2. Каскад дешифраторов на 16 выходов на базе дешифраторов на 3 входа

Рассмотрим пример с большей разрядностью. Необходимо синтезировать схему дешифратора на 7 входов на базе 4-входовых дешифраторов.

У этой схемы должно быть $2^7=128$ выходных сигналов. Один базовый 4-входовой дешифратор обеспечивает наличие $2^4=16$ выходов. Поэтому в выходном каскаде схемы должно быть $128:16=8$ базовых дешифраторов (рис. 3).

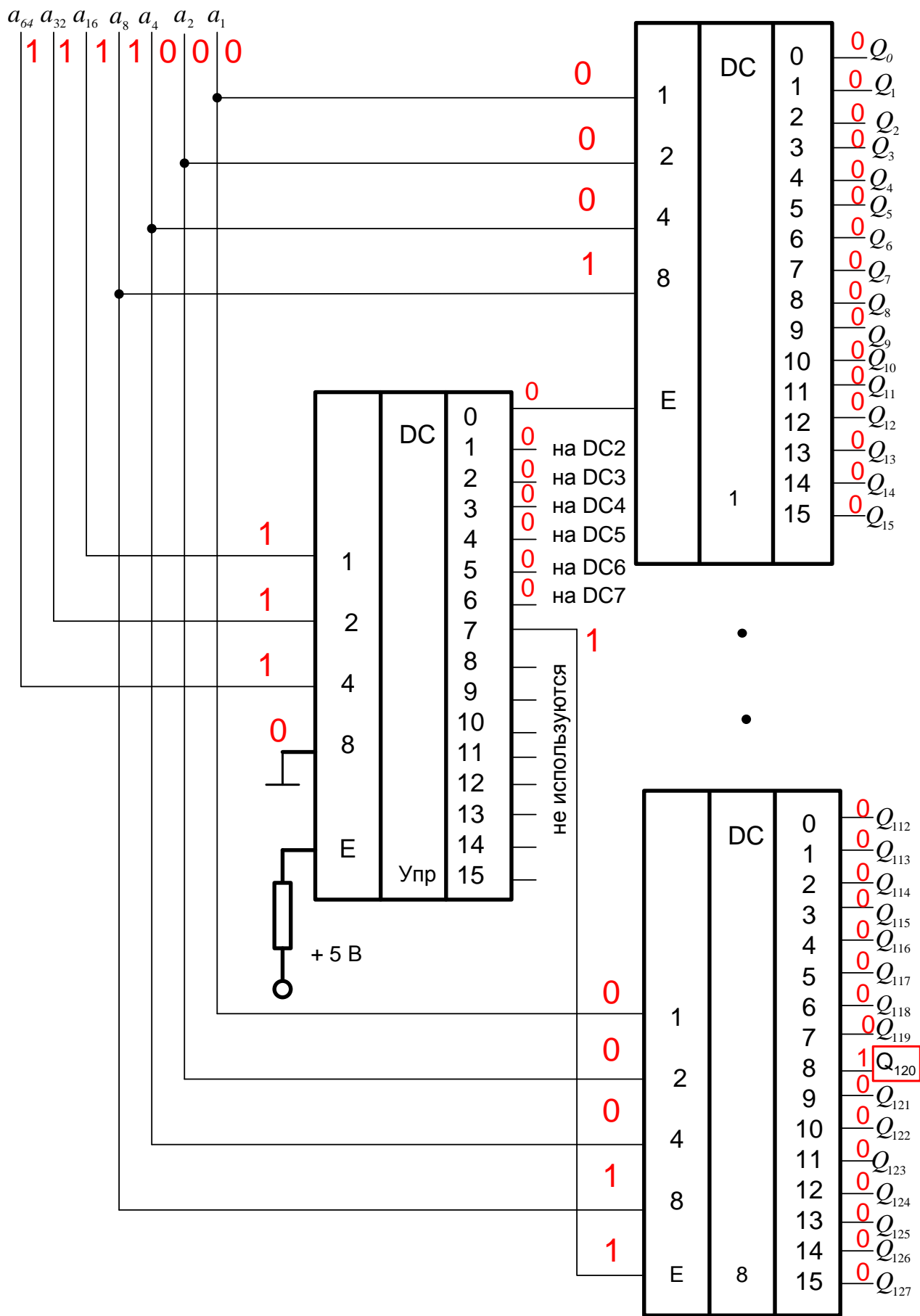


Рис. 3. Каскад на 7 входов на базе 4-входовых дешифраторов

Они подключаются своими входами «8», «4», «2» и «1» к младшим разрядам входной информации a_8 , a_4 , a_2 и a_1 соответственно. На рис. 3 показаны только первый и восьмой дешифраторы, остальные подключаются аналогично.

Для разрешения работы каждого из этих восьми дешифраторов служит еще один дешифратор (девятый, обозначенный на схеме Упр – управляющий каскадом). Его разряды «4», «2» и «1» подключены к старшим разрядам входной информации a_{64} , a_{32} и a_{16} соответственно. На вход «8» постоянно подается логический 0, то есть этот вход заземлен. Если необходима постоянная работа каскада, то управляющий дешифратор должен работать постоянно, поэтому на его разрешающий вход постоянно подается логическая 1. В данном примере половина его выходов не используется: поскольку старший информационный вход заземлен, на выходах управляющего дешифратора с номерами 8 ... 15 всегда будет пассивный уровень логического 0.

Для понимания работы схемы рассмотрим случай, когда на входы подается код $120_{10}=1111000_2$. Поэтому на входы постоянно работающего управляющего дешифратора будет поступать информация $a_{64}=1$, $a_{32}=1$ и $a_{16}=1$. Следовательно, активный сигнал будет на одном его выходе – «7». Поэтому работать будет только восьмой дешифратор каскада, у которого $E=1$. На его входы «8», «4», «2» и «1» будет поступать информация со входов схемы $a_8=1$, $a_4=0$, $a_2=0$ и $a_1=0$. Поэтому на его выходе «8» будет активный сигнал логической единицы, а на остальных – логический 0. На выходах всех остальных дешифраторов будут пассивные сигналы, так как у них разрешающий сигнал $E=0$. Таким образом, на выходе схемы $Q_{120}=1$, остальные сигналы равны 0: происходит преобразование двоичного кода в унарный в каскадной схеме включения.

Ту же схему можно изобразить более наглядно с помощью шин (рис. 4).

Шина – это совокупность линий, имеющих одинаковое функциональное назначение. С помощью шины можно объединить несколько линий, дав каждой из них свой номер. Номер сигнала ставится рядом с той шиной, в которую входит и из которой он выходит.

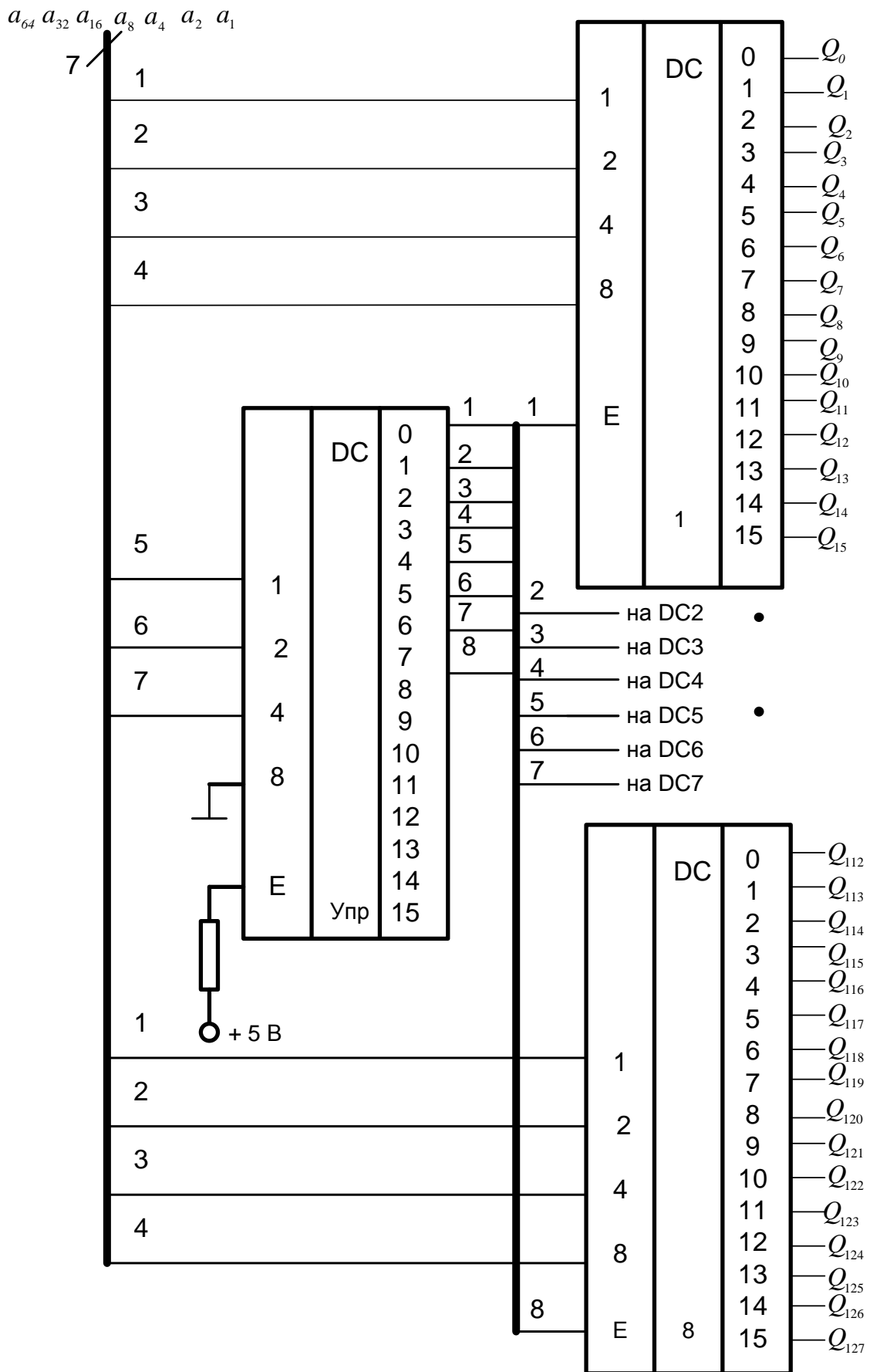


Рис. 4. Шинная организация каскадного соединения дешифраторов

На рис. 4 изображены две шины. Одна из них объединяет входные сигналы a_{64} , a_{32} , a_{16} , a_8 , a_4 , a_2 и a_1 , а вторая - выходные сигналы управляющего дешифратора, использующиеся как разрешающие сигналы для дешифраторов 1...8 в выходной очереди каскада.

Во всех предыдущих примерах схемы содержали по две очереди каскада – входную и выходную. В тех случаях, когда разрядность каскада большая, а количество входов базового дешифратора маленькое, количество очередей возрастает. Так, например, в схеме дешифратора на 16 выходов на базе 1-входных дешифраторов, будет четыре очереди (рис. 5).

Базовый дешифратор имеет 2 выхода, поэтому для построения каскада на 16 выходов необходимо соединить 8 базовых ИС, которые образуют выходную (первую очередь) каскада. Информационные входы всех дешифраторов выходной (первой) очереди каскада подключаются к младшим входным линиям соответственно разрядности базового дешифратора. Так, в схеме на рис. 5 на дешифраторы с номерами 1.1-1.8 приходит информация с младшей входной линии a_1 . На дешифраторы 2.1 – 2.4 второй очереди – следующий, второй сигнал со входа a_2 , на дешифраторы 3.1 – 3.2 – третий a_4 и на последний дешифратор 4.1 – последний, старший входной сигнал a_8 .

По вышеизложенному принципу можно построить каскад дешифраторов на любое количество разрядов. При синтезе схемы рекомендуется придерживаться следующей последовательности действий:

- 1) Нарисовать базовый дешифратор.
- 2) Определить количество дешифраторов в выходной части каскада (общее количество выходов схемы разделить на количество выходов базового дешифратора) и нарисовать выходную очередь каскада.
- 3) Нарисовать входную шину каскада нужной разрядности (из расчета $N=2^n$, где N - количество выходов схемы, n – количество необходимых входных линий).

- 4) Соединить входные информационные линии дешифраторов выходного каскада и младшие разряды входной информационной шины.
- 5) Количество выходов дешифраторов следующей очереди каскада равно количеству дешифраторов предыдущей очереди. Следовательно, определить количество дешифраторов в следующем каскаде можно, поделив количество дешифраторов в предыдущем каскаде на количество выходов базового дешифратора. Нарисовать следующую очередь.
- 6) Подключить выходы следующей очереди к разрешающим входам дешифраторов предыдущей очереди (на схемах очереди следуют *справа налево*). Входные информационные линии дешифраторов следующей очереди подключаются к следующим разрядам входной шины каскада и т.д.

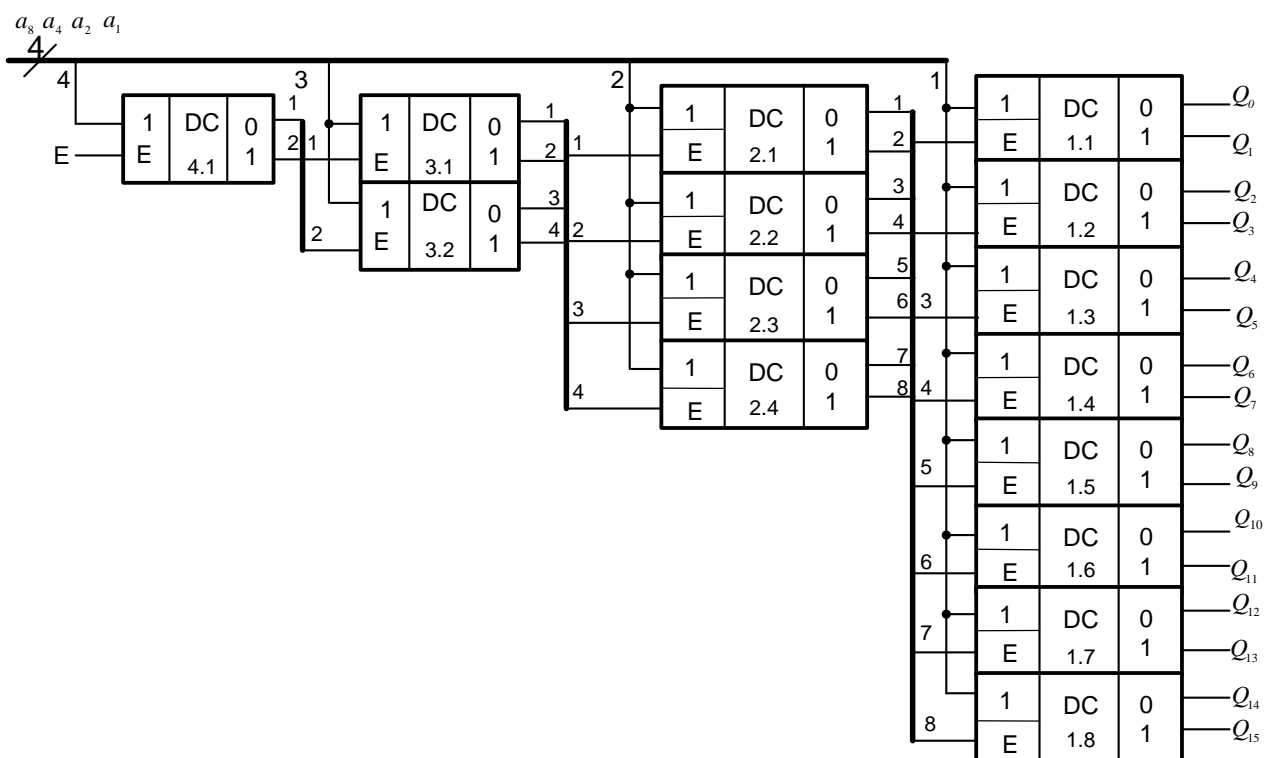


Рис. 5. Каскад на 16 выходов на базе 1-входовых дешифраторов