

Тема 13

Синтез схем памяти

И.В. Музылёва
2013

Принцип наращивания разрядности и по шине данных, и по шине адреса.

Типичным является случай, когда разрядность микросхемы памяти недостаточна и по ША, и по ШД. Для синтеза схемы памяти необходимое для обеспечения разрядности слова количество ИС объединяется в один блок. Нарращивание информационного объема обеспечивается соединением нужного количества таких блоков. Пример синтеза схемы памяти информационного объема 1Кх8 на базе ИМС 256х1 каждая приведен на рис. 1. Здесь для обеспечения возможности хранения 8-разрядных чисел восемь ИС RAM объединяются в один блок: каждая ИМС служит для хранения своего разряда слова. Информационный объем блока составляет 256х8.

Все ИМС блока работают одновременно, поскольку у них один и тот же сигнал выбора кристалла. Требуемый информационный объем 1Кх8 обеспечивают четыре таких блока. Выбор каждого блока осуществляется посредством дешифратора, генерирующего сигналы выбора кристалла CS1, CS2, CS3 и CS4.

Карта памяти для подобных схем составляется по описанному в лекции 13 принципу с тем лишь отличием, что вместо отдельных ИС в строках карты будут представлены блоки. Для схемы, приведенной на рис. 1, карта памяти та же, что и для схемы на рис. 13.2, она представлена в таблице 1.

Таблица 1. Карта памяти для схемы ПЗУ информационного объема 1Кх8 на базе ИС информационного объема 256х1 каждая

В двоичном коде	В шестнадцатеричном коде	Активный блок памяти
0000 0000 0000 0000 0000 0000 1111 1111	0000 00FF	Блок 1 (восемь ИМС)
0000 0001 0000 0000 0000 0001 1111 1111	0010 01FF	Блок 2 (восемь ИМС)
0000 0010 0000 0000 0000 0010 1111 1111	0200 02FF	Блок 3 (восемь ИМС)
0000 0011 0000 0000 0000 0011 1111 1111	0300 03FF	Блок 4 (восемь ИМС)

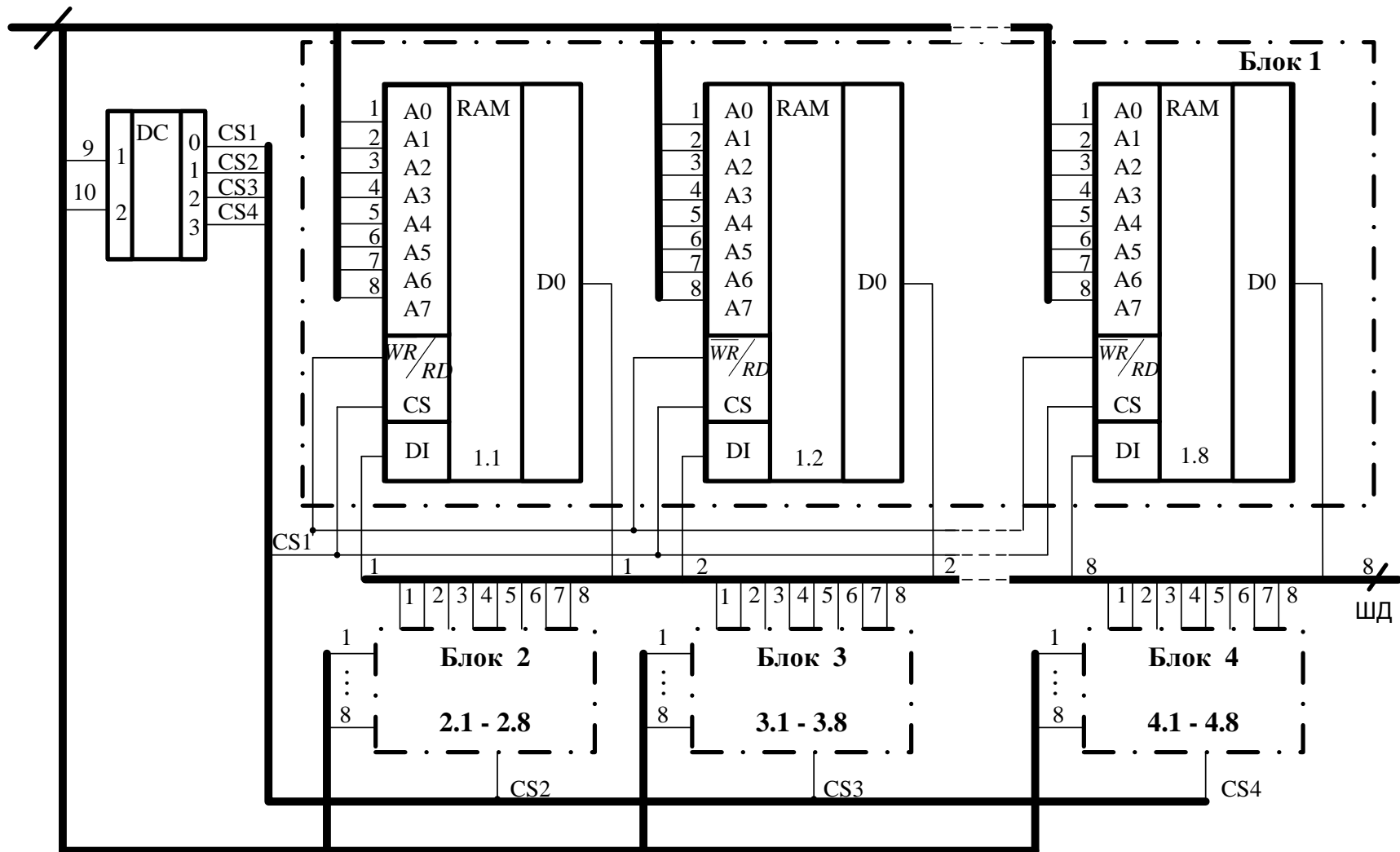


Рис. 14.1. Схема памяти информационного объема 1К байт на базе ИС объемом 256 x 1

Рассмотрим пример. Необходимо построить функциональную схему памяти одного типа объемом 12,25Кх16 на ИМС любого, выбранного по желанию исполнителя, информационного объема. Массив поддерживаемых адресов начинается с кода С000₁₆, при этом он должен быть непрерывным: за старшим адресом одного блока должен следовать младший адрес следующего блока.

Поскольку схема функциональная, исполнитель вправе определить самостоятельно обозначение ИС. В данном случае выбраны ИМС объемом 8Кх16, 4Кх16 и 256х16 ($256=2_8=2_{10} \cdot \frac{1}{4}=0,25К$). При переводе данной функциональной схемы в принципиальную потребуется реализация каждой такой ИС на нескольких корпусах реальных БИС, что в решение данной задачи не входит.

Функциональная схема памяти объемом 12,25Кх16 представлена на рис. 2, а соответствующая ей карта памяти – в таблице 2.

Таблица 2. Карта памяти для схемы ОЗУ информационного объема 12,25Кх16

Поддерживаемые адреса		Активный блок ОЗУ	Информационный объем блока
В двоичном коде	В шестнадцатеричном коде		
1100 0000 0000 0000 1101 1111 1111 1111	С000 DFFF	ОЗУ-1	8Кх16
1110 0000 0000 0000 1110 1111 1111 1111	Е000 EFFF	ОЗУ-2	4Кх16
1111 0000 0000 0000 1111 0000 1111 1111	F000 FOFF	ОЗУ-3	0,25Кх16

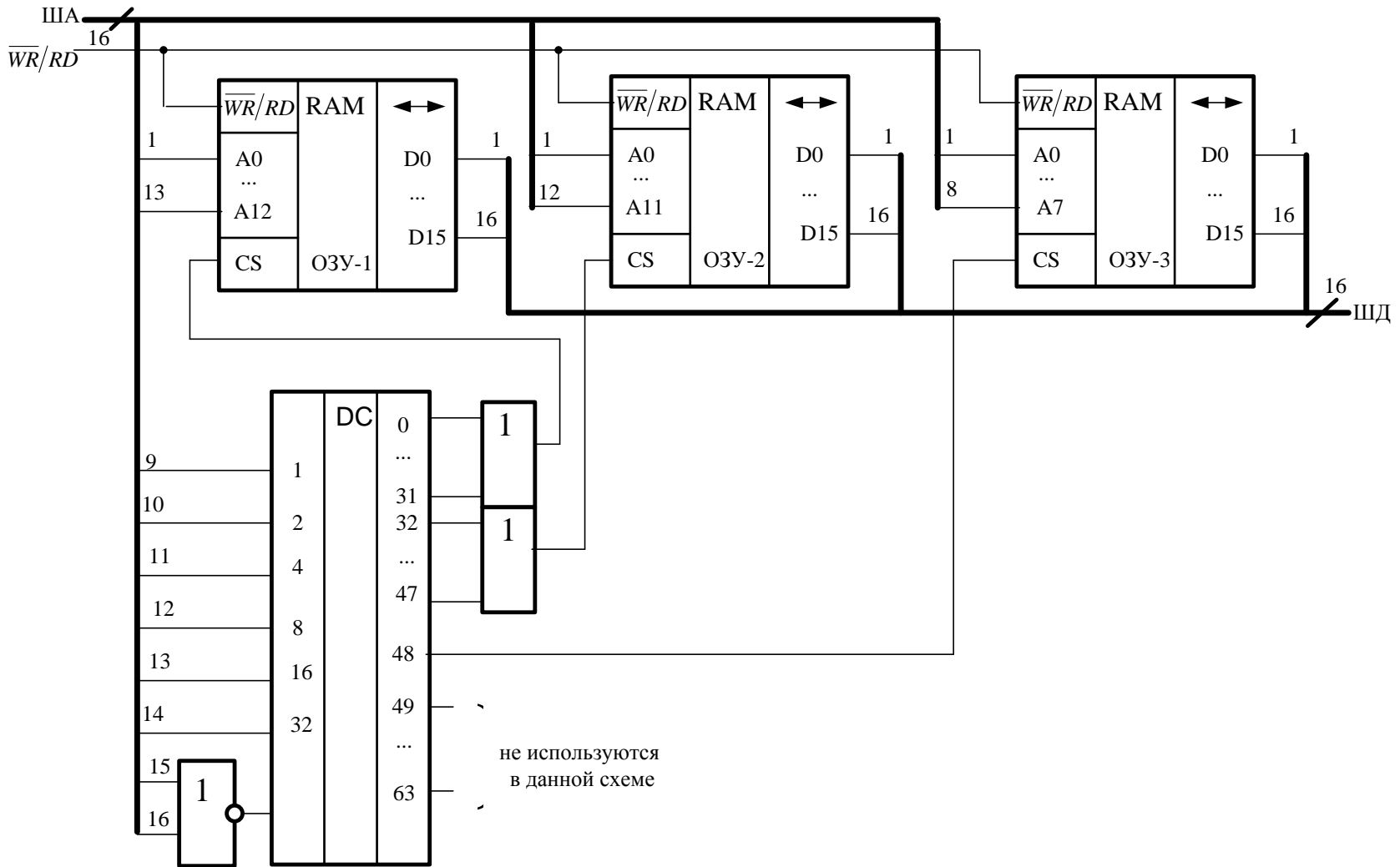


Рис. 2. Функциональная схема памяти информационного объема 12,25Кx16

