

ЭЛЕМЕНТЫ СИСТЕМ АВТОМАТИКИ

Тема

Триггеры

И.В. Музылёва

2013

Принцип действия триггеров как простейших элементов электронной памяти.

Цифровое устройство называется **последовательностным**, если его выходные сигналы зависят не только от текущих значений входных сигналов, но и от последовательности значений входных сигналов, поступивших на входы в предшествующие моменты времени. Поэтому говорят, что такие функциональные узлы «обладают памятью».

Триггер – это логическая схема с положительной обратной связью, которая может находиться только в одном из двух устойчивых состояний, принимаемых за состояние логического нуля и логической единицы.

В отличие от всех рассмотренных ранее комбинационных схем, работа которых определяется только входными сигналами, состояние **триггера** в текущий момент зависит и от его состояния в предыдущий момент времени. Иными словами, **триггер** – это схема с запоминанием.

RS-триггеры

Простейшая функциональная схема **RS-триггера** в базисе ИЛИ-НЕ приведена на рис. 1,а. Здесь R (от англ. *Reset* - сброс) - вход сброса триггера в состояние логического нуля, S (от англ. *Set* - устанавливать) - вход установки триггера в логическую единицу, Q – прямой выход триггера (состояние $Q=1$ считается для триггера единичным, а противоположное, при $Q=0$, - нулевым), \bar{Q} - инверсный выход триггера.

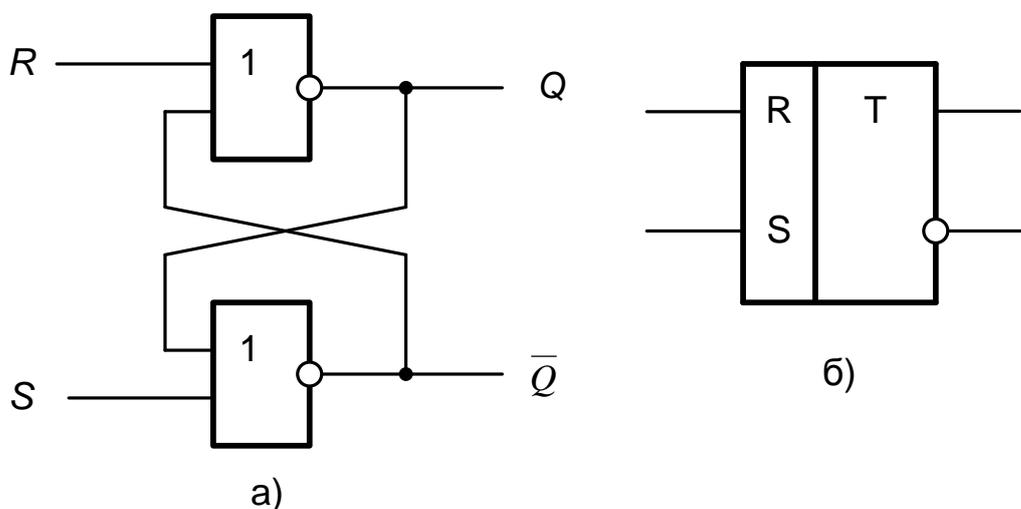


Рис. 1. RS-триггер в базисе ИЛИ-НЕ: а - функциональная схема; б – УГО

Очевидно, при наличии двух входных сигналов, возможны 4 варианта работы схемы (таблица 1). Начнем анализ с состояний, когда на один из входов подается решающий для элемента ИЛИ-НЕ сигнал логической 1.

Первая такая комбинация: $S=1, R=0$. $S=1$ является для логического элемента ИЛИ-НЕ решающим сигналом, который переключит нижний элемент схемы на рис. 1,а в логический 0, поэтому $\bar{Q}=0$. Комбинация $R=0$ и $\bar{Q}=0$ переключит верхний элемент ИЛИ-НЕ в 1: $Q=1$. Таким образом происходит **установка триггера** – его переключение в единичное состояние.

Таблица 1. Таблица истинности RS-триггера в базисе ИЛИ-НЕ

Управляющие сигналы		Состояние выходов		Режим работы
S	R	Q	\bar{Q}	
0	0	Q_{i-1}	\bar{Q}_{i-1}	Хранение ранее записанной информации
0	1	0	1	Сброс триггера
1	0	1	0	Установка триггера
1	1	0	0	Неустойчивое состояние

Вторая комбинация: $R=1, S=0$. Решающий для ИЛИ-НЕ сигнал $R=1$ переключит выход Q в нулевое состояние, а сочетание $S=0$ и $Q=0$ обеспечит переключение инверсного выхода в состояние $\bar{Q}=1$. **Триггер сброшен** – то есть пришел в устойчивое нулевое состояние.

Если на оба входа подать $S=R=0$, то состояние **триггера** будет определяться значениями Q и \bar{Q} , поскольку логический 0 не является решающим для элемента ИЛИ-НЕ. Допустим, ранее **триггер** был установлен: то есть $Q=1$ и $\bar{Q}=0$. Тогда решающий сигнал $Q=1$ будет через положительную обратную связь подан на нижний элемент ИЛИ-НЕ и состояние $\bar{Q}=0$ будет подтверждено. На входы верхнего элемента ИЛИ-НЕ будет подано сочетание сигналов $R=0$ и $\bar{Q}=0$, поэтому состояние прямого выхода триггера $Q=1$ будет подтверждено. Если же **триггер** был сброшен, то есть было $Q=0$ и $\bar{Q}=1$, тогда решающий сиг-

нал $\bar{Q}=1$ будет через положительную обратную связь подан на верхний элемент ИЛИ-НЕ и состояние $Q=0$ будет подтверждено. На входы нижнего элемента ИЛИ-НЕ будет подано сочетание сигналов $S=0$ и $Q=0$. Таким образом, **триггер хранит ранее записанную информацию**.

Рассмотрим последнюю, четвертую комбинацию входных сигналов: $S=1$, $R=1$. На входы обоих логических элементов ИЛИ-НЕ поданы решающие сигналы логической единицы, поэтому на выходах обоих элементов будут логические нули, то есть $Q=0$ и $\bar{Q}=0$. Если теперь одновременно подать $S=R=0$, то за счет положительных обратных связей на оба логических элемента будут поданы 0, поэтому на выходах ИЛИ-НЕ установятся две решающие логические единицы, которые будут стремиться перевести выход другого ИЛИ-НЕ в логический 0. Кто победит в этом «поединке», зависит от того, в каком из элементов ИЛИ-НЕ переходный процесс закончится раньше. Допустим, в верхнем элементе процесс завершится раньше, тогда $Q=0$ подается на вход нижнего элемента ИЛИ-НЕ и приводит к переключению $\bar{Q}=1$. Таким образом, происходит **сброс триггера**. Если же процесс завершится раньше в нижнем элементе, тогда $\bar{Q}=0$ подается на вход верхнего элемента ИЛИ-НЕ и приводит к переключению $Q=1$. Происходит **установка триггера**. Для пользователя ситуация оказывается непредсказуемой, поскольку определяется разбросом параметров транзисторов, на базе которых выполнены логические элементы, входящие в триггер. В этой связи комбинация $R=S=1$ приводит к недопустимому неустойчивому состоянию триггера. Она может применяться только при *строгой очередности снятия сигналов R и S*.

Для рассматриваемой схемы характерно также и то, что оба элемента **триггера** переключаются не одновременно, а последовательно друг за другом. Поэтому в ходе переходного процесса переключения **триггера** в противоположное состояние будут моменты времени, когда и на прямом, и на инверсном выходах будут одинаковые уровни. Это недопустимо по определению, поскольку **триггер** должен быть либо в *устойчивом* состоянии логического 0

($Q=0$ и $\bar{Q}=1$), либо в устойчивом состоянии логической 1 ($Q=1$ и $\bar{Q}=0$). Поскольку решающим для элементов ИЛИ-НЕ является сигнал логической единицы, в УГО входные управляющие сигналы R и S являются прямыми. На рис.29,б приведено УГО этого RS -триггера.

Функциональная схема простейшего триггера в базе И-НЕ показана на рис. 2.а. Поскольку для функции И-НЕ решающим является сигнал логического нуля, активный уровень входных сигналов будет нулевым (таблица 2), что отражается на УГО триггера (рис. 2,б) в виде инверсного изображения входов \bar{R} и \bar{S} .

Таблица 2. Таблица истинности RS -триггера в базе И-НЕ

Управляющие сигналы		Состояние выходов		Режим работы
\bar{S}	\bar{R}	Q	\bar{Q}	
0	0	0	0	Неустойчивое состояние
0	1	1	0	Установка триггера
1	0	0	1	Сброс триггера
1	1	Q_{i-1}	\bar{Q}_{i-1}	Хранение ранее записанной информации

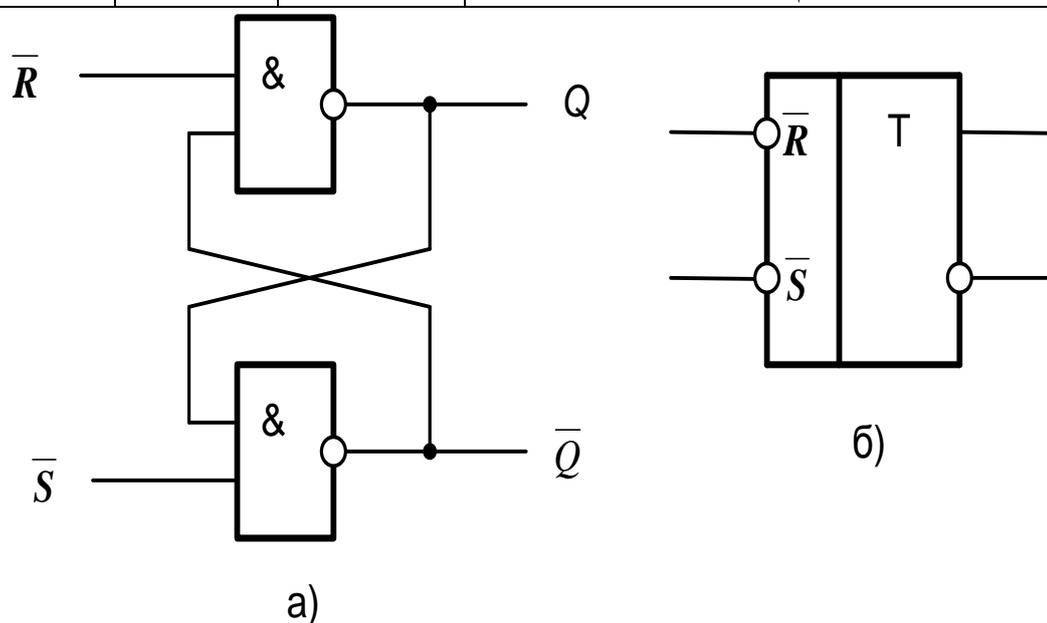


Рис. 2. RS -триггер в базе И-НЕ: а - функциональная схема; б – УГО

Синхронный RS-триггер

Основное назначение триггера в цифровых схемах – хранить выработанные логическими схемами результаты. Для отсеечения еще не установившихся, искаженных переходными процессами результатов между выходом какой-либо логической схемы и входами триггера ставят ключи в виде элементов И-НЕ. Действие этого сигнала аналогично разрешающему сигналу E в схеме дешифратора (рис. 2 в Теории к теме 4). На первый и второй логические элементы И-НЕ одновременно поступает синхросигнал C (рис. 3,а). При неактивном уровне $C=0$ на выходах первого и второго логических элементов И-НЕ будет логическая 1. Она не является решающей для функции И-НЕ, поэтому триггер на третьем и четвертом элементах будет хранить записанную ранее информацию. Таким образом, триггер не реагирует на изменения входных сигналов при $C=0$. Если же синхросигнал становится активным ($C=1$), то схема пропускает все переключения входных сигналов R и S (таблица 3). Поскольку входные ключи производят инверсию входных сигналов R и S , активным их уровнем будет логическая 1 (рис. 3,б).

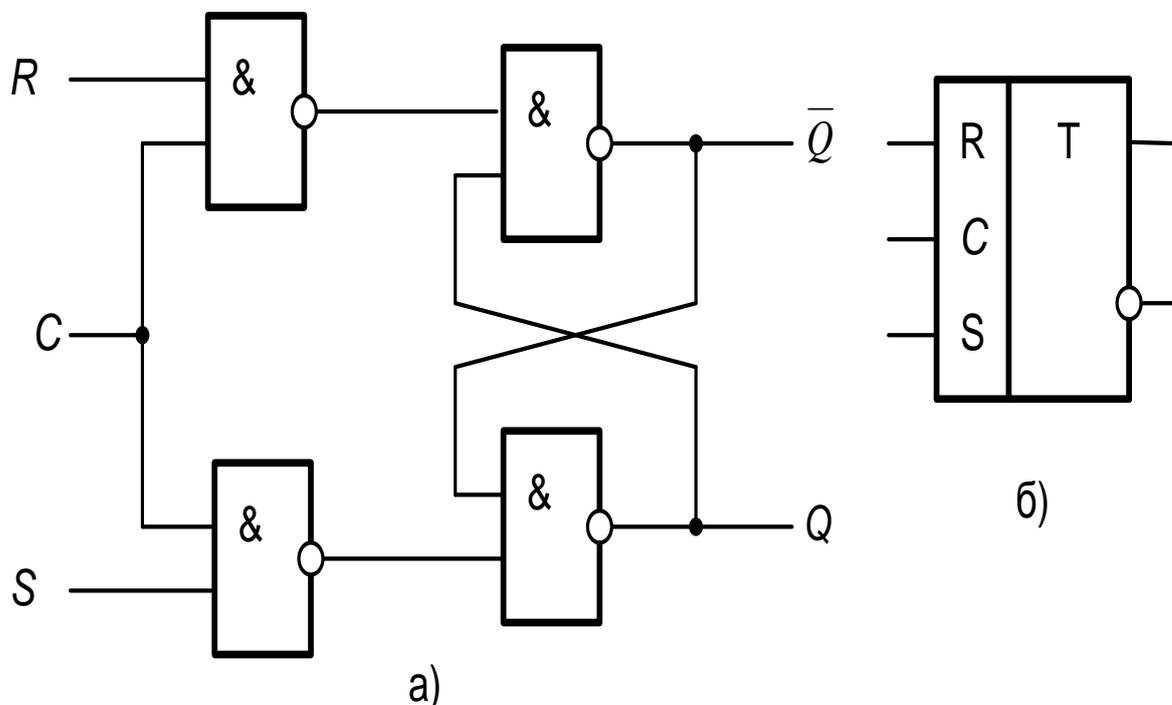


Рис. 3. Синхронный RS-триггер: а - функциональная схема; б – УГО

Таблица 3. Таблица истинности синхронного RS-триггера

Управляющие сигналы			Состояние выходов		Режим работы
C	S	R	Q	\bar{Q}	
0	0	0	Q_{i-1}	\bar{Q}_{i-1}	Хранение ранее записанной информации
0	0	1			
0	1	0			
0	1	1			
1	0	0	Q_{i-1}	\bar{Q}_{i-1}	Хранение ранее записанной информации
1	0	1	0	1	Сброс триггера
1	1	0	1	0	Установка триггера
1	1	1	0	0	Неустойчивое состояние

Недостатком схемы остается наличие недопустимой комбинации на входе, при которой получается неустойчивое состояние схемы.

D-триггер типа «защелка»

D-триггером называют синхронный триггер, имеющий два входа – вход данных D и вход синхронизации C .

На рис. 4,а представлена функциональная схема D -триггера. При $C=0$ изменения на входе D никак не влияют на схему: триггер заперт по C -входу и находится в режиме хранения ранее записанной информации. При этом на выходах первого и второго логического элемента И-НЕ будет логическая 1, поэтому состояние третьего и четвертого логического элемента И-НЕ и, соответственно, состояние выходов Q и \bar{Q} не изменится и будет сохраняться ранее записанная информация, так как Q и \bar{Q} перезаписывают сами себя по обратным связям. Таблица истинности приведена в таблице 4.

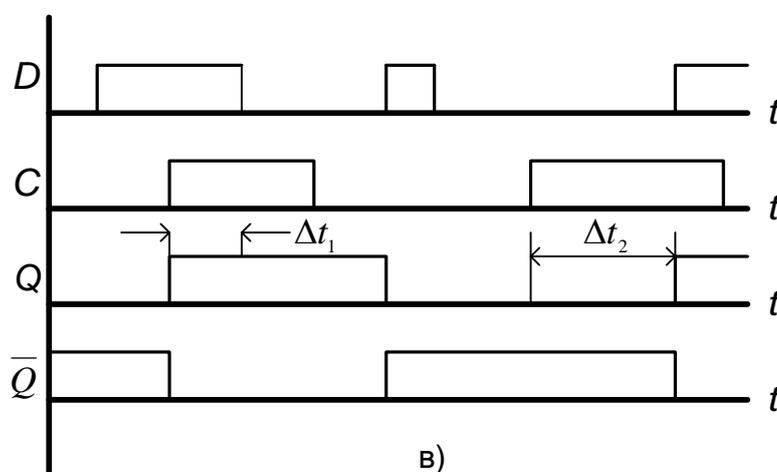
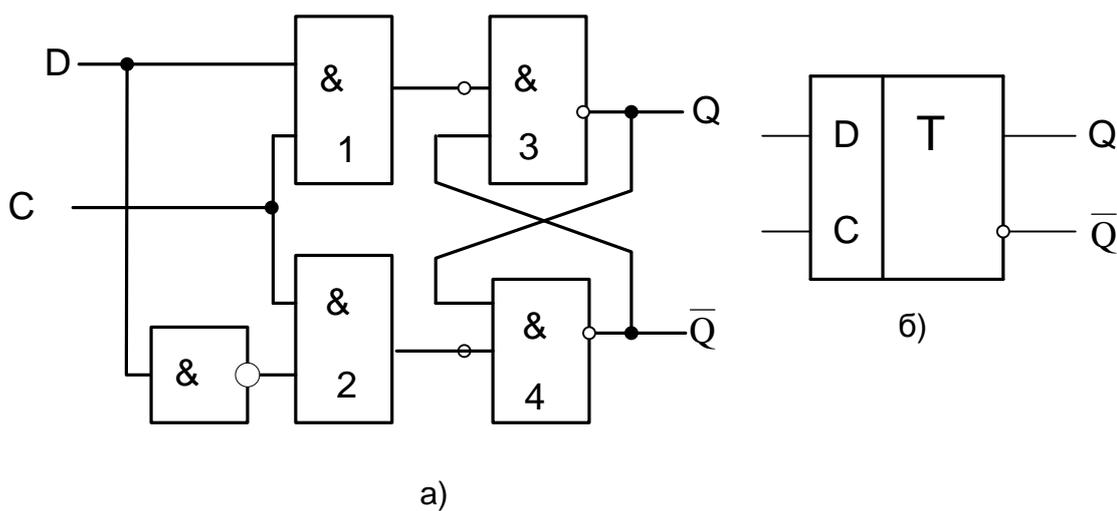


Рис. 4. D-триггер типа "защелка"

Таблица 4. Таблица истинности D-триггера

Управляющие сигналы		Состояние выходов		Режим работы
C	D	Q	\bar{Q}	
0	0	Q_{i-1}	\bar{Q}_{i-1}	Хранение ранее записанной информации
0	1	Q_{i-1}	\bar{Q}_{i-1}	Хранение ранее записанной информации
1	0	0	1	Сброс триггера
1	1	1	0	Установка триггера

Передний (положительный) фронт сигнала – изменение его с уровня логического нуля на уровень логической единицы (обозначается 0/1).

Задний (отрицательный) фронт сигнала – изменение его с уровня логической единицы на уровень логического нуля (обозначается 1/0).

По переднему фронту синхросигнала C состояние входа D определит состояние третьего и четвертого логического элемента И-НЕ, вызывая установку в соответствующее состояние выходов Q и \bar{Q} . При сохранении уровня $C=1$ защелка *прозрачна* и повторяет изменения информации на D -входе. Например, если $D=1$, тогда на вход второго элемента И-НЕ поступает решающий логический 0. На выходе первого элемента И-НЕ будет 0, который переключит выход триггера, построенного на элементах 3 и 4, в состояние $Q=1$. Таким образом, произошла установка триггера. Информация, поступившая со входа D , теперь *записана в триггер*. Аналогично, если $D=0$, тогда на вход первого элемента И-НЕ поступает решающий логический 0. На входе третьего элемента И-НЕ будет логическая 1, на выходе инвертора – тоже 1. В сочетании с $C=1$ на выходе второго элемента получается логический 0, который переключит инверсный выход в состояние $\bar{Q}=1$. По обратной связи на третьем элемента оба входа переключаются в 1, поэтому состояние прямого выхода триггера будет в состоянии $Q=0$. Таким образом, произошел сброс триггера. Информация, поступившая со входа D , опять-таки *записана в триггер*.

По заднему фронту сигнала C защелка *фиксирует (защелкивает)* последнее переключение до появления переднего фронта синхросигнала C .

D -триггер переключается по сигналу на C -входе в состояние, предписанное D -входом к этому моменту времени. На рис. 4,в показана временная диаграмма, иллюстрирующая работу D -триггера. В некотором смысле триггер задерживает прохождение поступившего по D -входу сигнала до появления активного (единичного) уровня на синхро-входе C (интервалы времени Δt_1 и Δt_2 на рис. 4,в). Поэтому название « D -триггер» можно с одной стороны рассматривать как произошедшее от англ. *Delay* – задержка. Другое назначение D -триггера – сохранить данные (данные по англ. *data*), поступившие по D -входу. Синхросигналы играют роль команды «записать в триггер».